

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 10-150037

(43)Date of publication of application : 02.06.1998

(51)Int.Cl.

H01L 21/3205

(21)Application number : 08-306267

(71)Applicant : TOSHIBA CORP

(22)Date of filing : 18.11.1996

(72)Inventor : YAMADA MASAKI

M B ANANDO

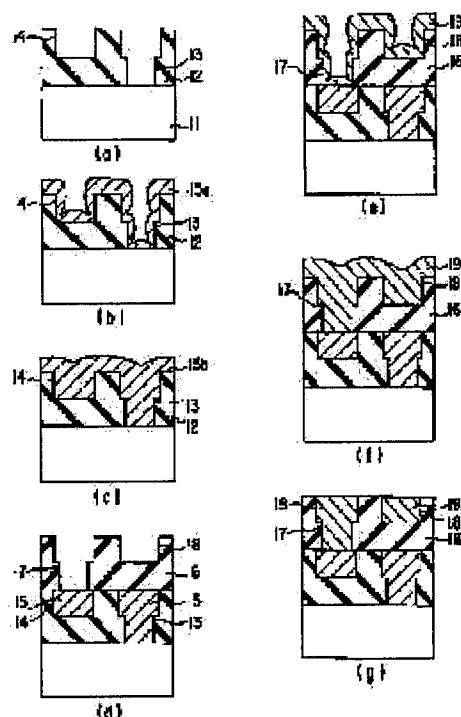
SHIBATA HIDEKI

(54) SEMICONDUCTOR DEVICE AND ITS MANUFACTURE

(57)Abstract:

PROBLEM TO BE SOLVED: To prevent the decrease in reliability of wiring in a semiconductor device having multilayer wiring caused by void generation and so on.

SOLUTION: When forming multilayer wiring on a main surface side of a semiconductor substrate 11, the same base metal is used as wiring material for each wiring 15 and 19 forming multilayer wiring and, as for wiring base metal for at least more than two layers, different kind or an additive element of different concentration is contained. By this, the wiring 15 and 19 forming multilayer wiring are made of the wiring material of different melting temperature, lower melting temperature, the upper layer.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or

application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's
decision of rejection]

[Date of requesting appeal against examiner's
decision of rejection]

[Date of extinction of right]

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平10-150037

(43) 公開日 平成10年(1998)6月2日

(51) Int.Cl.⁶

H01L 21/3205

識別記号

F I

H01L 21/88

M

審査請求 未請求 請求項の数20 O L (全 11 頁)

(21) 出願番号 特願平8-306267

(22) 出願日 平成8年(1996)11月18日

(71) 出願人 000003078

株式会社東芝

神奈川県川崎市幸区堀川町72番地

(72) 発明者 山田 雅基

神奈川県川崎市幸区小向東芝町1番地 株式会社東芝研究開発センター内

(72) 発明者 エム・ビー・アナン

神奈川県川崎市幸区小向東芝町1番地 株式会社東芝研究開発センター内

(72) 発明者 桑田 英藏

神奈川県川崎市幸区小向東芝町1番地 株式会社東芝研究開発センター内

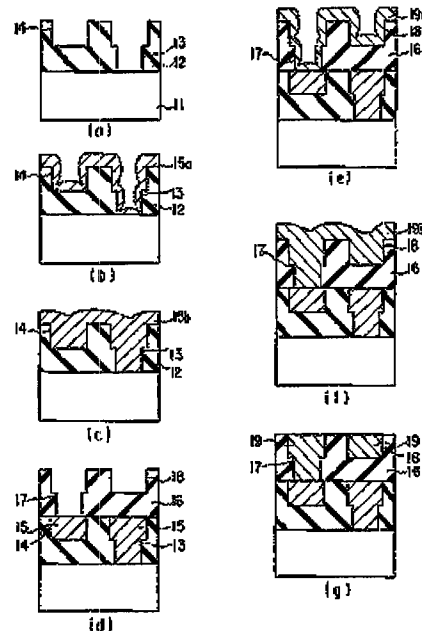
(74) 代理人 弁理士 鈴江 武彦 (外6名)

(54) 【発明の名称】 半導体装置及びその製造方法

(57) 【要約】

【課題】 多層配線を構成した半導体装置において、ボイドの発生等による配線の信頼性の低下を防止する。

【解決手段】 半導体基板11の主面側に多層配線を構成した半導体装置において、多層配線を構成する各配線15、19の配線材料に同一のベース金属を用い、少なくとも2層以上の配線においてベース金属に異なる種類又は異なる濃度の添加元素を含有させることにより、多層配線を構成する各配線をその上層側ほど融解温度の低い配線材料で構成した。



(2)

特開平10-150037

1

2

【特許請求の範囲】

【請求項1】 半導体基板の主面側に多層配線を構成した半導体装置において、前記多層配線を構成する各配線をその上層側ほど融解温度の低い配線材料で構成したことを特徴とする半導体装置。

【請求項2】 半導体基板の主面側に多層配線を構成した半導体装置において、前記多層配線を構成する各配線の配線材料に同一のベース金属を用い、少なくとも1層以上の配線において前記ベース金属に添加元素を含有させることにより、前記多層配線を構成する各配線をその上層側ほど融解温度の低い配線材料で構成したことを特徴とする半導体装置。

【請求項3】 半導体基板の主面側に多層配線を構成した半導体装置において、前記多層配線を構成する各配線の配線材料に同一のベース金属を用い、少なくとも2層以上の配線において前記ベース金属に異なった種類の添加元素を含有させることにより、前記多層配線を構成する各配線をその上層側ほど融解温度の低い配線材料で構成したことを特徴とする半導体装置。

【請求項4】 半導体基板の主面側に多層配線を構成した半導体装置において、前記多層配線を構成する各配線の配線材料に同一のベース金属を用い、少なくとも2層以上の配線において前記ベース金属に異なった濃度の添加元素を含有させることにより、前記多層配線を構成する各配線をその上層側ほど融解温度の低い配線材料で構成したことを特徴とする半導体装置。

【請求項5】 前記ベース金属はアルミニウムであることを特徴とする請求項2乃至4のいずれかに記載の半導体装置。

【請求項6】 前記各配線は前記半導体基板の主面側に積層された凹部を有する複数の絶縁膜の各凹部に形成されものであることを特徴とする請求項2乃至5のいずれかに記載の半導体装置。

【請求項7】 半導体基板の主面側に多層配線を形成する半導体装置の製造方法において、前記多層配線を構成する各配線の配線材料の融解温度を上層側ほど低くし、下層側から上層側に向かって各配線の成膜温度を順次低くして前記多層配線を形成することを特徴とする半導体装置の製造方法。

【請求項8】 半導体基板の主面側に多層配線を形成する半導体装置の製造方法において、前記多層配線を構成する各配線の配線材料に同一のベース金属を用い、少なくとも1層以上の配線において前記ベース金属に添加元素を含有させることにより、各配線の配線材料の融解温度を上層側ほど低くし、下層側から上層側に向かって各配線の成膜温度を順次低くして前記多層配線を形成することを特徴とする半導体装置の製造方法。

【請求項9】 半導体基板の主面側に多層配線を形成する半導体装置の製造方法において、前記多層配線を構成する各配線の配線材料に同一のベース金属を用い、少な

くとも2層以上の配線において前記ベース金属に異なった種類の添加元素を含有させることにより、各配線の配線材料の融解温度を上層側ほど低くし、下層側から上層側に向かって各配線の成膜温度を順次低くして前記多層配線を形成することを特徴とする半導体装置の製造方法。

【請求項10】 半導体基板の主面側に多層配線を形成する半導体装置の製造方法において、前記多層配線を構成する各配線の配線材料に同一のベース金属を用い、少なくとも2層以上の配線において前記ベース金属に異なった濃度の添加元素を含有させることにより、各配線の配線材料の融解温度を上層側ほど低くし、下層側から上層側に向かって各配線の成膜温度を順次低くして前記多層配線を形成することを特徴とする半導体装置の製造方法。

【請求項11】 前記ベース金属に前記添加元素を含有させたターゲットを用いてスパッタリングを行うことにより、前記ベース金属に前記添加元素を含有させた配線を形成することを特徴とする請求項8乃至10のいずれかに記載の半導体装置の製造方法。

【請求項12】 前記添加元素を含むガス雰囲気中で前記ベース金属をスパッタリングすることにより、前記ベース金属に前記添加元素を含有させた配線を形成することを特徴とする請求項8乃至10のいずれかに記載の半導体装置の製造方法。

【請求項13】 前記ベース金属からなる膜と前記添加元素からなる膜との積層膜を形成した後前記ベース金属をスパッタリングすることにより、前記ベース金属に前記添加元素を含有させた配線を形成することを特徴とする請求項8乃至10のいずれかに記載の半導体装置の製造方法。

【請求項14】 前記ベース金属はアルミニウムであることを特徴とする請求項8乃至13のいずれかに記載の半導体装置の製造方法。

【請求項15】 前記各配線を前記半導体基板の主面側に積層された凹部を有する複数の絶縁膜の各凹部に形成することを特徴とする請求項8乃至10のいずれかに記載の半導体装置の製造方法。

【請求項16】 前記絶縁膜の凹部に前記配線を形成する工程は、前記凹部内及び前記絶縁膜上に前記ベース金属に前記添加元素を含有させた第1合金膜を形成する工程と、前記半導体基板を前記第1合金膜を形成したときの温度より高い温度に保持した状態で前記ベース金属に前記添加元素を含有させたターゲットを用いてスパッタリングを行うことにより、前記第1合金膜を流動状態にして前記ベース金属及び前記添加元素からなる第2合金膜を形成する工程と、前記第2合金膜で前記凹部内を充填する工程とを有することを特徴とする請求項15に記載の半導体装置の製造方法。

【請求項17】 前記絶縁膜の凹部に前記配線を形成す

(3)

特開平10-150037

3

4

る工程は、前記凹部内及び前記絶縁膜上に前記ベース金属に前記添加元素を含有させた第1合金膜を形成する工程と、前記半導体基板を前記第1合金膜を形成したときの温度より高い温度に保持した状態で前記添加元素を含むガス雰囲気中で前記ベース金属をスパッタリングすることにより、前記第1合金膜を流動状態にして前記ベース金属及び前記添加元素からなる第2合金膜を形成する工程と、前記第2合金膜で前記凹部内を充填する工程とを有することを特徴とする請求項15に記載の半導体装置の製造方法。

【請求項18】 前記絶縁膜の凹部に前記配線を形成する工程は、前記凹部内及び前記絶縁膜上に前記ベース金属からなる膜と前記添加元素からなる膜との積層膜を形成する工程と、前記半導体基板を前記積層膜を形成したときの温度より高い温度に保持した状態で前記ベース金属をスパッタリングすることにより、前記積層膜を流動状態にして前記ベース金属及び前記添加元素からなる合金膜を形成する工程と、前記合金膜で前記凹部内を充填する工程とを有することを特徴とする請求項15に記載の半導体装置の製造方法。

【請求項19】 前記絶縁膜の凹部に前記配線を形成する工程は、前記半導体基板を高温に保持した状態で前記ベース金属に前記添加元素を含有させたターゲットを用いてスパッタリングを行うことにより、前記凹部内及び前記絶縁膜上に前記ベース金属及び前記添加元素を流動状態で付着させて前記ベース金属及び前記添加元素からなる合金膜を形成する工程と、前記合金膜で前記凹部内を充填する工程とを有することを特徴とする請求項15に記載の半導体装置の製造方法。

【請求項20】 前記絶縁膜の凹部に前記配線を形成する工程は、前記半導体基板を高温に保持した状態で前記添加元素を含むガス雰囲気中で前記ベース金属をスパッタリングすることにより、前記凹部内及び前記絶縁膜上に前記ベース金属及び前記添加元素を流動状態で付着させて前記ベース金属及び前記添加元素からなる合金膜を形成する工程と、前記合金膜で前記凹部内を充填する工程とを有することを特徴とする請求項15に記載の半導体装置の製造方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、半導体装置及びその製造方法、特に多層配線構造を有する半導体装置及びその製造方法に関する。

【0002】

【従来の技術】近年、コンピュータや通信機器の重要部には多くのLSIが用いられており、これらの機器の性能はLSI単体の性能と大きく結びついている。LSI単体の性能向上は、集積度を高めること、すなわち素子の微細化により実現することができる。

【0003】素子の微細化が進むとコンタクトホールの

19

アスペクト比が増加するため、これまでのスパッタ法によって配線金属を形成した場合には、プラグ内で配線金属が段線するいわゆる段切れによってプラグ内での導通をとることが困難になる。そこで、プラグ内にタングステンを埋込み、その上に配線金属（多くはアルミニウム合金）を形成する方法が用いられるようになってきている。しかしながら、この方法では、プラグ内に埋め込まれた金属と配線金属とが異なるために信頼性の低下を引き起こすことや、プラグへの埋込みと配線の形成とに別々の装置が必要で工程数も増加するといった問題点がある。

【0004】そこで、プラグと配線とを同時に形成するリフロー技術が検討されるようになってきている。これは、高温スパッタ法等により金属を流動させるものであるが、現在検討されているほとんどのものは、同じリフロー温度で幾層もの配線を形成するというものである。

【0005】

【発明が解決しようとする課題】リフローズパッタを用いて同じ温度で金属配線を何層も形成した場合、下層側の金属配線は何回も同じ熱工程を経ることになり、ボイドの発生等によって配線の信頼性が低下するという問題点がある。

【0006】本発明の目的は、多層配線を構成した半導体装置において、ボイドの発生等による配線の信頼性の低下を防止することが可能な半導体装置及びその製造方法を提供することにある。

【0007】

【課題を解決するための手段】本発明は、半導体基板の主面側に多層配線を構成した半導体装置において、前記多層配線を構成する各配線をその上層側ほど融解温度の低い配線材料で構成したことを特徴とする。

【0008】また、本発明は、半導体基板の主面側に多層配線を構成した半導体装置において、前記多層配線を構成する各配線の配線材料に同一のベース金属を用い、少なくとも1層以上の配線において前記ベース金属に添加元素を含有させることにより、前記多層配線を構成する各配線をその上層側ほど融解温度の低い配線材料で構成したことを特徴とする。

【0009】また、本発明は、半導体基板の主面側に多層配線を構成した半導体装置において、前記多層配線を構成する各配線の配線材料に同一のベース金属を用い、少なくとも2層以上の配線において前記ベース金属に異なった種類の添加元素を含有させることにより、前記多層配線を構成する各配線をその上層側ほど融解温度の低い配線材料で構成したことを特徴とする。

【0010】また、本発明は、半導体基板の主面側に多層配線を構成した半導体装置において、前記多層配線を構成する各配線の配線材料に同一のベース金属を用い、少なくとも2層以上の配線において前記ベース金属に異なった濃度の添加元素を含有させることにより、前記多

50

(4)

特開平10-150037

5

層配線を構成する各配線をその上層側ほど融解温度の低い配線材料で構成したことを特徴とする。

【0011】上記半導体装置によれば、多層配線を構成する各配線をその上層側ほど融解温度の低い配線材料で構成するので、下層側から上層側に向かって各配線の成膜温度を順次低くすることができる。したがって、上層側の配線を形成する際の熱工程によって下層側の配線が受ける影響を低減することができ、ボイド等が低減された信頼性の高い配線を形成することができる。また、各配線を同一のベース金属からなる配線材料で構成することにより、各配線間の接続部におけるボイド等の発生を抑えることができ、信頼性の高い配線を形成することができる。

【0012】上記半導体装置において、前記ベース金属には例えばアルミニウムを用いることができる。また、上記半導体装置において、前記各配線は通常、前記半導体基板の主面側に積層された凹部を有する複数の絶縁膜の各凹部に形成される。

【0013】また、前記絶縁膜には、無機材料の他に誘電率の低い有機材料を用いることもできる。一般的に有機材料は耐熱性が低い。上記半導体装置では、上層側の配線を比較的低い温度で形成することができるので、このような耐熱性の低い有機材料を用いることも可能となる。

【0014】また、本発明は、半導体基板の主面側に多層配線を形成する半導体装置の製造方法において、前記多層配線を構成する各配線の配線材料の融解温度を上層側ほど低くし、下層側から上層側に向かって各配線の成膜温度を順次低くして前記多層配線を形成することを特徴とする。

【0015】また、本発明は、半導体基板の主面側に多層配線を形成する半導体装置の製造方法において、前記多層配線を構成する各配線の配線材料に同一のベース金属を用い、少なくとも1層以上の配線において前記ベース金属に添加元素を含有させることにより、各配線の配線材料の融解温度を上層側ほど低くし、下層側から上層側に向かって各配線の成膜温度を順次低くして前記多層配線を形成することを特徴とする。

【0016】また、本発明は、半導体基板の主面側に多層配線を形成する半導体装置の製造方法において、前記多層配線を構成する各配線の配線材料に同一のベース金属を用い、少なくとも2層以上の配線において前記ベース金属に異なる種類の添加元素を含有させることにより、各配線の配線材料の融解温度を上層側ほど低くし、下層側から上層側に向かって各配線の成膜温度を順次低くして前記多層配線を形成することを特徴とする。

【0017】また、本発明は、半導体基板の主面側に多層配線を形成する半導体装置の製造方法において、前記多層配線を構成する各配線の配線材料に同一のベース金属を用い、少なくとも2層以上の配線において前記ベー

6

ス金属に異なる種類の添加元素を含有させることにより、各配線の配線材料の融解温度を上層側ほど低くし、下層側から上層側に向かって各配線の成膜温度を順次低くして前記多層配線を形成することを特徴とする。

【0018】上記製造方法によれば、多層配線を構成する各配線の配線材料の融解温度を上層側ほど低くし、下層側から上層側に向かって各配線の成膜温度を順次低くして多層配線を形成するので、上層側の配線を形成する際の熱工程によって下層側の配線が受ける影響を低減することができる。したがって、ボイドの発生等を防止することができる。また、各配線を同一のベース金属からなる配線材料で形成することにより、各配線の接続部におけるボイド等の発生を抑えることができ、信頼性の高い配線を形成することができる。

【0019】上記製造方法において、例えば、前記ベース金属に前記添加元素を含有させたターゲットを用いてスパッタリングを行うことにより、前記ベース金属に前記添加元素を含有させた配線を形成することができる。

【0020】また、上記製造方法において、例えば、前記添加元素を含むガス雰囲気中で前記ベース金属をスパッタリングすることにより、前記ベース金属に前記添加元素を含有させた配線を形成することができる。

【0021】また、上記製造方法において、例えば、前記ベース金属からなる膜と前記添加元素からなる膜との積層膜を形成した後に前記ベース金属をスパッタリングすることにより、前記ベース金属に前記添加元素を含有させた配線を形成することができる。

【0022】また、上記製造方法において、前記ベース金属には例えばアルミニウムを用いることができる。また、上記製造方法において、前記各配線は通常、前記半導体基板の主面側に積層された凹部を有する複数の絶縁膜の各凹部に形成する。

【0023】また、前記絶縁膜には、無機材料の他に誘電率の低い有機材料を用いることもできる。一般的に有機材料は耐熱性が低い。上記半導体装置では、上層側の配線を比較的低い温度で形成することができるので、このような耐熱性の低い有機材料を用いることも可能となる。

【0024】また、前記絶縁膜の凹部に前記配線を形成する工程は、例えば、前記凹部内及び前記絶縁膜上に前記ベース金属に前記添加元素を含有させた第1合金膜を形成する工程と、前記半導体基板を前記第1合金膜を形成したときの温度より高い温度に保持した状態で前記ベース金属に前記添加元素を含有させたターゲットを用いてスパッタリングを行うことにより、前記第1合金膜を溶融状態にして前記ベース金属及び前記添加元素からなる第2合金膜を形成する工程と、前記第2合金膜で前記凹部内を充填する工程とを有する。

【0025】また、前記絶縁膜の凹部に前記配線を形成

(5)

特開平10-150037

7

8

する工程は、例えば、前記凹部内及び前記絶縁膜上に前記ベース金属に前記添加元素を含有させた第1合金膜を形成する工程と、前記半導体基板を前記第1合金膜を形成したときの温度より高い温度に保持した状態で前記添加元素を含むガス雰囲気中で前記ベース金属をスパッタリングすることにより、前記第1合金膜を流動状態にして前記ベース金属及び前記添加元素からなる第2合金膜を形成する工程と、前記第2合金膜で前記凹部内を充填する工程とを有する。

【0026】また、前記絶縁膜の凹部に前記配線を形成する工程は、例えば、前記凹部内及び前記絶縁膜上に前記ベース金属からなる膜と前記添加元素からなる膜との積層膜を形成する工程と、前記半導体基板を前記積層膜を形成したときの温度より高い温度に保持した状態で前記ベース金属をスパッタリングすることにより、前記積層膜を流動状態にして前記ベース金属及び前記添加元素からなる合金膜を形成する工程と、前記合金膜で前記凹部内を充填する工程とを有する。

【0027】また、前記絶縁膜の凹部に前記配線を形成する工程は、例えば、前記半導体基板を高温に保持した状態で前記ベース金属に前記添加元素を含有させたターゲットを用いてスパッタリングを行うことにより、前記凹部内及び前記絶縁膜上に前記ベース金属及び前記添加元素を流動状態で付着させて前記ベース金属及び前記添加元素からなる合金膜を形成する工程と、前記合金膜で前記凹部内を充填する工程とを有する。

【0028】また、前記絶縁膜の凹部に前記配線を形成する工程は、例えば、前記半導体基板を高温に保持した状態で前記添加元素を含むガス雰囲気中で前記ベース金属をスパッタリングすることにより、前記凹部内及び前記絶縁膜上に前記ベース金属及び前記添加元素を流動状態で付着させて前記ベース金属及び前記添加元素からなる合金膜を形成する工程と、前記合金膜で前記凹部内を充填する工程とを有する。

【0029】なお、「融解温度」に類似する概念に「融点」があり、上記半導体装置及びその製造方法において、「融解温度」に代えて「融点」としてもよい。ただし、「融点」はどちらかという構成材料が単一である場合に用いられるものであり、金属に添加元素を含有したのものに対しては「融解温度」を用いた方がより適切であるため、本発明では「融解温度」としている。

【0030】

【発明の実施の形態】まず、各実施形態の説明を行う前に、金属に異なる種類の元素及び異なる濃度の元素を添加して形成された合金に関し、添加元素の種類及び添加元素の濃度に対する合金の融解温度（共晶温度）について説明する。

【0031】図3は、ベース金属にA1を用い、これに各種元素を添加した場合の共晶温度（共晶温度と融解温度とはほぼ相同するものとしてとらえることができ

る。）を示したものである。なお、A1に対する添加元素の共晶比及び固溶度、元素を添加したことによるA1合金の抵抗の上昇の程度、元素を添加したことによる効果についても、合わせて示してある。このように、添加元素の種類によってA1合金の共晶温度が変化することがわかる。

【0032】図4は、ベース金属にA1を用い、これに添加元素としてGaを添加した場合の融解温度を示したものである。このように、添加元素の濃度によってもA1合金の共晶温度が変化することがわかる。

【0033】以下、図面を参照しながら、本発明の各実施形態について説明する。まず、第1実施形態について、図1に示した製造工程（MOSトランジスタを用いた集積回路の製造工程の一部）にしたがって説明する。

【0034】まず、シリコン基板11上にシリコン酸化膜等を用いた1層目の層間絶縁膜12をCVD法により堆積する。続いて、フォトリソグラフィとドライエッチングを用いて、層間絶縁膜12に素子領域に接続する接続孔13及び配線材料を埋め込むための配線溝14を形成する（工程a）。

【0035】つぎに、層間絶縁膜12上並びに接続孔13及び配線溝14内に金属合金膜15bを以下の2段階のステップによって形成する。ここでは、合金のベース金属にアルミニウムを用い、添加元素にシリコンを用いるものとする。

【0036】まず、スパッタリング装置内にA1-Si合金膜ターゲットを設置し、無加熱状態でスパッタリングを行い、膜厚400nm程度のA1-Si合金膜15aを形成する（工程b）。

【0037】つぎに、基板温度を500℃にして、工程bと同一のA1-Si合金膜ターゲットを用いてスパッタリングを行い、総膜厚800nm程度のA1-Si合金膜15bを形成する。基板を加熱状態にしてスパッタリングを行うため、A1-Si合金は流動状態となり、接続孔13及び配線溝14内はA1-Si合金膜15bによって完全に充填される（工程c）。

【0038】つぎに、化学的機械的研磨法（CMP法）を用いて全面研磨を行い、接続孔13及び配線溝14内にはのみA1-Si合金膜15を残置させ、第1層目の配線を形成する。続いて、シリコン酸化膜等を用いた2層目の層間絶縁膜16をCVD法により堆積する。続いて、フォトリソグラフィとドライエッチングを用いて、層間絶縁膜16に合金膜15（配線）に接続する接続孔17及び2層目の配線材料を埋め込むための配線溝18を形成する（工程d）。

【0039】つぎに、層間絶縁膜16上並びに接続孔17及び配線溝18内に金属合金膜19bを以下の2段階のステップによって形成する。ここで形成する合金膜19bには、先に形成した合金膜15bよりも共晶温度が低くなるものを選択する。ここでは、合金のベース金属

(6)

特開平10-150037

9

10

にアルミニウムを用い、添加元素に銅を用いるものとする。

【0040】まず、スパッタリング装置内にA1-Cu合金膜ターゲットを設置し、無加熱状態でスパッタリングを行い、膜厚400nm程度のA1-Cu合金膜19aを形成する(工程e)。

【0041】つぎに、基板温度を460℃すなわち工程cの基板温度500℃よりも低い温度に設定して、工程eと同一のA1-Cu合金膜ターゲットを用いてスパッタリングを行い、総膜厚800nm程度のA1-Cu合金膜19bを形成する。基板を加熱状態にしてスパッタリングを行うため、A1-Cu合金は流動状態となり、接続孔17及び配線溝18内はA1-Cu合金膜19bによって完全に充填される(工程f)。

【0042】つぎに、CMP法を用いて全面研磨を行い、接続孔17及び配線溝18内にのみA1-Cu合金膜19を残置させ、第2層目の配線を形成する(工程g)。なお、さらに第3層目の配線を形成する場合にも、上記工程と同様にして配線を形成すればよい。すなわち、2層目の合金膜よりも共晶温度が低くなるように添加元素を選択するとともに、2層目の合金膜を形成するときよりも低い成膜温度(リフロー温度)で3層目の配線を形成すればよい。第4層目以降の配線を形成する場合も同様である。

【0043】以上のように、各配線層で合金膜を構成する添加元素の種類を変えることにより、共晶温度の違いを利用して、下層側から上層側に向かって順次低い温度で配線を形成することができる。

【0044】つぎに、第2実施形態について説明するが、図面については図1を流用できるため、図1に示した製造工程にしたがって説明するものとする。また、いくつかの工程については、第1実施形態で説明した工程と実質的に同様であるため、これらの工程については第1実施形態の対応する説明を参照するものとし、詳細な説明は省略する。

【0045】まず、第1実施形態と同様にして、シリコン基板11上に1層目の層間絶縁膜12を堆積し、この層間絶縁膜12に接続孔13及び配線溝14を形成する(工程a)。

【0046】つぎに、層間絶縁膜12上並びに接続孔13及び配線溝14内に金属合金膜15bを以下の2段階のステップによって形成する。ここでは、合金のベース金属にアルミニウムを用い、添加元素にシリコンを用いるものとする。

【0047】まず、スパッタリング装置内にA1ターゲットを設置し、例えばSiH₄等のSiを含むガスをスパッタ室内に導入し、無加熱状態で反応性スパッタリングを行い、膜厚400nm程度のA1-Si合金膜15aを形成する(工程b)。

【0048】つぎに、基板温度を500℃にして、工程

bと同様にして反応性スパッタリングを行い、総膜厚800nm程度のA1-Si合金膜15bを形成する。基板を加熱状態にしてスパッタリングを行うため、A1-Si合金は流動状態となり、接続孔13及び配線溝14内はA1-Si合金膜15bによって完全に充填される(工程c)。

【0049】つぎに、第1実施形態と同様にして、接続孔13及び配線溝14内にA1-Si合金膜15を埋込んで第1層目の配線を形成し、続いて、2層目の層間絶縁膜16を堆積し、この層間絶縁膜16に接続孔17及び配線溝18を形成する(工程d)。

【0050】つぎに、層間絶縁膜16上並びに接続孔17及び配線溝18内に金属合金膜19bを以下の2段階のステップによって形成する。ここで形成する合金膜19bには、先に形成した合金膜15bよりも共晶温度が低くなるものを選択する。ここでは、合金のベース金属にアルミニウムを用い、添加元素にゲルマニウムを用いるものとする。

【0051】まず、スパッタリング装置内にA1ターゲットを設置し、例えばGeH₄等のGeを含むガスをスパッタ室内に導入し、無加熱状態で反応性スパッタリングを行い、膜厚400nm程度のA1-Ge合金膜19aを形成する(工程e)。

【0052】つぎに、基板温度を400℃すなわち工程cの基板温度500℃よりも低い温度に設定して、工程eと同様にして反応性スパッタリングを行い、総膜厚800nm程度のA1-Ge合金膜19bを形成する。基板を加熱状態にしてスパッタリングを行うため、A1-Ge合金は流動状態となり、接続孔17及び配線溝18内はA1-Ge合金膜19bによって完全に充填される(工程f)。

【0053】つぎに、第1実施形態と同様にして、接続孔17及び配線溝18内にのみA1-Ge合金膜19を埋込み、第2層目の配線を形成する(工程g)。なお、さらに第3層目の配線を形成する場合にも、上記工程と同様にして配線を形成すればよい。すなわち、2層目の合金膜よりも共晶温度が低くなるように添加元素を選択するとともに、2層目の合金膜を形成するときよりも低い成膜温度(リフロー温度)で3層目の配線を形成すればよい。第4層目以降の配線を形成する場合も同様である。

【0054】以上のように、各配線層で合金膜を構成する添加元素の種類を変えることにより、共晶温度の違いを利用して、下層側から上層側に向かって順次低い温度で配線を形成することができる。また、本実施形態では反応性スパッタリングによって各配線を形成するので、第1実施形態のように添加元素に応じてスパッタターゲットを変える必要がない。

【0055】つぎに、第3実施形態について説明するが、図面については図1を流用できるため、図1に示し

11

た製造工程にしたがって説明するものとする。また、いくつかの工程については、第1実施形態で説明した工程と実質的に同様であるため、これらの工程については第1実施形態の対応する説明を参照するものとし、詳細な説明は省略する。

【0056】まず、第1実施形態と同様にして、シリコン基板11上に1層目の層間絶縁膜12を堆積し、この層間絶縁膜12に接続孔13及び配線溝14を形成する（工程a）。

【0057】つぎに、層間絶縁膜12上並びに接続孔13及び配線溝14内に金属合金膜15bを以下の2段階のステップによって形成する。ここでは、合金のベース金属にアルミニウムを用い、添加元素にガリウムを用いるものとする。

【0058】まず、スパッタリング装置内にA1-Ga（ガリウム5%）合金膜ターゲットを設置し、無加熱状態でスパッタリングを行い、膜厚400nm程度のA1-Ga（ガリウム5%）合金膜15aを形成する（工程b）。

【0059】つぎに、基板温度を450℃にして、工程bと同一のA1-Ga合金膜ターゲットを用いてスパッタリングを行い、総膜厚800nm程度のA1-Ga合金膜15bを形成する。基板を加熱状態にしてスパッタリングを行うため、A1-Ga合金は流動状態となり、接続孔13及び配線溝14内はA1-Ga合金膜15bによって完全に充填される（工程c）。

【0060】つぎに、第1実施形態と同様にして、接続孔13及び配線溝14内にA1-Ga合金膜15を埋込んで第1層目の配線を形成し、続いて、2層目の層間絶縁膜16を堆積し、この層間絶縁膜16に接続孔17及び配線溝18を形成する（工程d）。

【0061】つぎに、層間絶縁膜16上並びに接続孔17及び配線溝18内に金属合金膜19bを以下の2段階のステップによって形成する。ここで形成する合金膜19bのベース金属はA1で添加元素はGaであり、先に形成した合金膜15bと同様であるが、先に形成した合金膜15bよりも融解温度が低くなるように、A1に対するGaの濃度を変える。

【0062】まず、スパッタリング装置内にA1-Ga（ガリウム10%）合金膜ターゲットを設置し、無加熱状態でスパッタリングを行い、膜厚400nm程度のA1-Ga（ガリウム10%）合金膜19aを形成する（工程e）。

【0063】つぎに、基板温度を400℃すなわち工程cの基板温度450℃よりも低い温度に設定して、工程eと同一のA1-Ga合金膜ターゲットを用いてスパッタリングを行い、総膜厚800nm程度のA1-Ga合金膜15bを形成する。基板を加熱状態にしてスパッタリングを行うため、A1-Ga合金は流動状態となり、接続孔17及び配線溝18内はA1-Ga合金膜19b

(7)

特開平10-150037

12

によって完全に充填される（工程f）。

【0064】つぎに、第1実施形態と同様にして、接続孔17及び配線溝18内にのみA1-Ga合金膜19を埋込み、第2層目の配線を形成する（工程g）。なお、さらに第3層目の配線を形成する場合にも、上記工程と同様にして配線を形成すればよい。すなわち、2層目の合金膜よりも融解温度が低くなるように添加元素の濃度を変えると同時に、2層目の合金膜を形成するときよりも低い成膜温度（リフロー温度）で3層目の配線を形成すればよい。第4層目以降の配線を形成する場合も同様である。

【0065】以上のように、各配線層で合金膜を構成する添加元素の濃度を変えることにより、融解温度の違いを利用して、下層側から上層側に向かって順次低い温度で配線を形成することができる。

【0066】つぎに、第4実施形態について説明するが、図面については図1を流用できるため、図1に示した製造工程にしたがって説明するものとする。また、いくつかの工程については、第1実施形態で説明した工程と実質的に同様であるため、これらの工程については第1実施形態の対応する説明を参照するものとし、詳細な説明は省略する。

【0067】まず、第1実施形態と同様にして、シリコン基板11上に1層目の層間絶縁膜12を堆積し、この層間絶縁膜12に接続孔13及び配線溝14を形成する（工程a）。

【0068】つぎに、層間絶縁膜12上並びに接続孔13及び配線溝14内に金属合金膜15bを以下の2段階のステップによって形成する。ここでは、合金のベース金属にアルミニウムを用い、添加元素にゲルマニウムを用いるものとする。

【0069】まず、スパッタリング装置内にA1ターゲットを設置し、例えばGeH₄等のGeを含むガスをスパッタ室内に導入し、無加熱状態で反応性スパッタリングを行い、膜厚400nm程度のA1-Ge（ゲルマニウム1%）合金膜15aを形成する（工程b）。

【0070】つぎに、基板温度を450℃にして、工程bと同様にして反応性スパッタリングを行い、総膜厚800nm程度のA1-Ge（ゲルマニウム1%）合金膜15bを形成する。基板を加熱状態にしてスパッタリングを行うため、A1-Ge合金は流動状態となり、接続孔13及び配線溝14内はA1-Ge合金膜15bによって完全に充填される（工程c）。

【0071】つぎに、第1実施形態と同様にして、接続孔13及び配線溝14内にA1-Ge合金膜15を埋込んで第1層目の配線を形成し、続いて、2層目の層間絶縁膜16を堆積し、この層間絶縁膜16に接続孔17及び配線溝18を形成する（工程d）。

【0072】つぎに、層間絶縁膜16上並びに接続孔17及び配線溝18内に金属合金膜19bを以下の2段階

50

13

のステップによって形成する。ここで形成する合金膜19bのベース金属はA1で添加元素はGeであり、先に形成した合金膜15bと同様であるが、先に形成した合金膜15bよりも融解温度が低くなるように、A1に対するGeの濃度を変える。

【0073】まず、スパッタリング装置内にA1ターゲットを設置し、例えばGeH₄等のGeを含むガスをスパッタ室内に導入し、無加熱状態で反応性スパッタリングを行い、膜厚400nm程度のA1-Ge（ゲルマニウム4%）合金膜19aを形成する（工程e）。

【0074】つぎに、基板温度を400℃すなわち工程cの基板温度450℃よりも低い温度に設定して、工程eと同様にして反応性スパッタリングを行い、総膜厚800nm程度のA1-Ge（ゲルマニウム4%）合金膜19bを形成する。基板を加熱状態にしてスパッタリングを行うため、A1-Ge合金は流動状態となり、接続孔17及び配線溝18内はA1-Ge合金膜19bによって完全に充填される（工程f）。

【0075】つぎに、第1実施形態と同様にして、接続孔17及び配線溝18内にのみA1-Ge合金膜19を埋込み、第2層目の配線を形成する（工程g）。なお、さらに第3層目の配線を形成する場合にも、上記工程と同様にして配線を形成すればよい。すなわち、2層目の合金膜よりも融解温度が低くなるように添加元素の濃度を変えたとともに、2層目の合金膜を形成するときよりも低い成膜温度（リフロー温度）で3層目の配線を形成すればよい。第4層目以降の配線を形成する場合も同様である。

【0076】以上のように、各配線層で合金膜を構成する添加元素の濃度を変えることにより、融解温度の違いを利用して、下層側から上層側に向かって順次低い温度で配線を形成することができる。また、本実施形態では反応性スパッタリングによって各配線を形成するので、第3実施形態のように添加元素の濃度に応じてスパッタターゲットを変える必要がない。

【0077】つぎに、第5実施形態について、図2に示した製造工程（MOSトランジスタを用いた集積回路の製造工程の一部）にしたがって説明する。なお、いくつかの工程については、第1実施形態で説明した工程と実質的に同様であるため、これらの工程については第1実施形態の対応する説明を参照するものとし、詳細な説明は省略する。

【0078】まず、第1実施形態と同様にして、シリコン基板11上に1層目の層間絶縁膜12を堆積し、この層間絶縁膜12に接続孔13及び配線溝14を形成する（工程a）。

【0079】つぎに、層間絶縁膜12上並びに接続孔13及び配線溝14内に金属合金膜15bを以下の2段階のステップによって形成する。ここでは、合金のベース金属にアルミニウムを用い、添加元素にガリウムを用い

(8)

特開平10-150037

14

るものとする。

【0080】まず、スパッタリング装置内にA1ターゲットを設置し、無加熱状態でスパッタリングを行い、膜厚400nm程度のA1膜15cを形成する。続いて、スパッタ室を変えて無加熱状態でスパッタリングを行い、膜厚16nm程度のGa膜15dを形成し、A1膜15c及びGa膜15dからなる積層膜15eを形成する（工程b）。

【0081】つぎに、基板温度を450℃にして、A1のスパッタリングを行い、総膜厚800nm程度のA1-Ga（ガリウム5%）合金膜15bを形成する。基板を加熱状態にしてスパッタリングを行うため、A1-Ga合金は流動状態となり（すなわち、工程bで形成された積層膜15e及び本工程でスパッタリングしたA1が一体となって流動状態となり）、接続孔13及び配線溝14内はA1-Ga合金膜15bによって完全に充填される（工程c）。

【0082】つぎに、第1実施形態と同様にして、接続孔13及び配線溝14内にA1-Ga合金膜15を埋込んで第1層目の配線を形成し、続いて、2層目の層間絶縁膜16を堆積し、この層間絶縁膜16に接続孔17及び配線溝18を形成する（工程d）。

【0083】つぎに、層間絶縁膜16上並びに接続孔17及び配線溝18内に金属合金膜19bを以下の2段階のステップによって形成する。ここで形成する合金膜19bのベース金属はA1で添加元素はGaであり、先に形成した合金膜15bと同様であるが、先に形成した合金膜15bよりも融解温度が低くなるように、A1に対するGaの濃度を変える。

【0084】まず、スパッタリング装置内にA1ターゲットを設置し、無加熱状態でスパッタリングを行い、膜厚400nm程度のA1膜19cを形成する。続いて、スパッタ室を変えて無加熱状態でスパッタリングを行い、膜厚32nm程度のGa膜19dを形成し、A1膜19c及びGa膜19dからなる積層膜19eを形成する（工程e）。

【0085】つぎに、基板温度を400℃すなわち工程cの基板温度450℃よりも低い温度に設定して、A1のスパッタリングを行い、総膜厚800nm程度のA1-Ga（ガリウム10%）合金膜19bを形成する。基板を加熱状態にしてスパッタリングを行うため、A1-Ga合金は流動状態となり（すなわち、工程eで形成された積層膜19e及び本工程でスパッタリングしたA1が一体となって流動状態となり）、接続孔17及び配線溝18内はA1-Ga合金膜19bによって完全に充填される（工程f）。

【0086】つぎに、第1実施形態と同様にして、接続孔17及び配線溝18内にのみA1-Ga合金膜19を埋込み、第2層目の配線を形成する（工程g）。なお、さらに第3層目の配線を形成する場合にも、上記工程と

15

同様にして配線を形成すればよい。すなわち、2層目の合金膜よりも融解温度が低くなるように添加元素の濃度を変えるとともに、2層目の合金膜を形成するときよりも低い成膜温度（リフロー温度）で3層目の配線を形成すればよい。第4層目以降の配線を形成する場合も同様である。

【0087】以上のように、各配線層で合金膜を構成する添加元素の濃度を変えることにより、融解温度の違いを利用して、下層側から上層側に向かって順次低い温度で配線を形成することができる。

【0088】つぎに、第6実施形態について、図2に示した製造工程（MOSトランジスタを用いた集積回路の製造工程の一部）にしたがって説明する。なお、いくつかの工程については、第1実施形態で説明した工程と実質的に同様であるため、これらの工程については第1実施形態の対応する説明を参照するものとし、詳細な説明は省略する。

【0089】まず、第1実施形態と同様にして、シリコン基板11上に1層目の層間絶縁膜12を堆積し、この層間絶縁膜12に接続孔13及び配線溝14を形成する（工程a）。

【0090】つぎに、層間絶縁膜12上並びに接続孔13及び配線溝14内に金属合金膜15bを以下の2段階のステップによって形成する。ここでは、合金のベース金属にアルミニウムを用い、添加元素にシリコンを用いるものとする。

【0091】まず、スパッタリング装置内にA1ターゲットを設置し、無加熱状態でスパッタリングを行い、膜厚400nm程度のA1膜15cを形成する。続いて、スパッタ室を変えて無加熱状態でスパッタリングを行い、膜厚16nm程度のSi膜15dを形成し、A1膜15c及びSi膜15dからなる積層膜15eを形成する（工程b）。

【0092】つぎに、基板温度を500℃にして、A1のスパッタリングを行い、総膜厚800nm程度のA1-Si合金膜15bを形成する。基板を加熱状態にしてスパッタリングを行うため、A1-Si合金は流動状態となり（すなわち、工程bで形成された積層膜15e及び本工程でスパッタリングしたA1が一体となって流動状態となり）、接続孔13及び配線溝14内はA1-Si合金膜15bによって完全に充填される（工程c）。

【0093】つぎに、第1実施形態と同様にして、接続孔13及び配線溝14内にA1-Si合金膜15を埋込んで第1層目の配線を形成し、続いて、2層目の層間絶縁膜16を堆積し、この層間絶縁膜16に接続孔17及び配線溝18を形成する（工程d）。

【0094】つぎに、層間絶縁膜16上並びに接続孔17及び配線溝18内に金属合金膜19bを以下の2段階のステップによって形成する。ここで形成する合金膜19bには、先に形成した合金膜15bよりも共晶温度が

(9)

特開平10-150037

16

低くなるものを選択する。ここでは、合金のベース金属にアルミニウムを用い、添加元素にゲルマニウムを用いるものとする。

【0095】まず、スパッタリング装置内にA1ターゲットを設置し、無加熱状態でスパッタリングを行い、膜厚400nm程度のA1膜19cを形成する。続いて、スパッタ室を変えて無加熱状態でスパッタリングを行い、膜厚16nm程度のGe膜19dを形成し、A1膜19c及びGe膜19dからなる積層膜19eを形成する（工程e）。

【0096】つぎに、基板温度を400℃すなわち工程cの基板温度500℃よりも低い温度に設定して、A1のスパッタリングを行い、総膜厚800nm程度のA1-Ge合金膜19bを形成する。基板を加熱状態にしてスパッタリングを行うため、A1-Ge合金は流動状態となり（すなわち、工程eで形成された積層膜19e及び本工程でスパッタリングしたA1が一体となって流動状態となり）、接続孔17及び配線溝18内はA1-Ge合金膜19bによって完全に充填される（工程f）。

【0097】つぎに、第1実施形態と同様にして、接続孔17及び配線溝18内のみA1-Ge合金膜19を埋込み、第2層目の配線を形成する（工程g）。なお、さらに第3層目の配線を形成する場合にも、上記工程と同様にして配線を形成すればよい。すなわち、2層目の合金膜よりも共晶温度が低くなるように添加元素を選択するとともに、2層目の合金膜を形成するときよりも低い成膜温度（リフロー温度）で3層目の配線を形成すればよい。第4層目以降の配線を形成する場合も同様である。

【0098】以上のように、各配線層で合金膜を構成する添加元素の種類を変えることにより、共晶温度の違いを利用して、下層側から上層側に向かって順次低い温度で配線を形成することができる。

【0099】なお、上記第1～第4実施形態では、工程b及びc並びに工程e及びfにおいて、それぞれ2段階のステップで合金膜15b及び合金膜19bを形成したが、工程b及び工程eを省略して工程c及び工程fのみによって合金膜15b及び合金膜19bを形成するようにしてもよい。

【0100】また、上記各実施形態では、各配線としてアルミニウム合金膜を用いたが、アルミニウム以外の金属、例えば銅をベース金属とした合金膜を各配線に用いるようにしてもよい。

【0101】また、上記第1及び第2実施形態並びに第6実施形態では添加元素の種類を変えることによって下層側から上層側に向かって順次低い温度で配線を形成し、上記第3、第4及び第5実施形態では添加元素の濃度を変えることによって下層側から上層側に向かって順次低い温度で配線を形成したが、両者を組み合わせることによって下層側から上層側に向かって順次低い温度で

(10)

特開平10-150037

17

配線を形成するようにしてもよい。

【0102】また、上記各実施形態では2成分の合金膜であったが、3成分以上の合金膜でもよい。また、配線の信頼性を向上させるための元素を含有するようにしてもよい。

【0103】また、上記各実施形態では、全ての配線に対して添加元素を含有するようにしたが、例えば最下層の配線には添加元素を含有しないようにし、2層目以降の配線に対して添加元素を含有させるようにしてもよい。

【0104】さらに、上記各実施形態では、各層間絶縁膜にシリコン酸化膜等の無機絶縁材料を用いたが、ポリイミド等の誘電率の低い有機絶縁材料を用いるようにしてもよい。一般的に有機材料は耐熱性が低い。上層側の配線を比較的低い温度で形成することができるので、このような耐熱性の低い有機材料を用いることも可能である。その他、本発明はその趣旨を逸脱しない範囲内において種々変形して実施可能である。

【0105】

【発明の効果】本発明に係る半導体装置では、多層配線を構成する各配線をその上層側ほど融解温度の低い配線材料で構成するので、下層側から上層側に向かって各配線の成膜温度を順次低くすることができる。したがって、上層側の配線を形成する際の熱工程によって下層側の配線が受ける影響を低減することができ、ボイド等が低減された信頼性の高い配線を構成することができる。

【0106】また、本発明に係る半導体装置の製造方法*

18

*では、多層配線を構成する各配線の配線材料の融解温度を上層側ほど低くし、下層側から上層側に向かって各配線の成膜温度を順次低くして多層配線を形成するので、上層側の配線を形成する際の熱工程によって下層側の配線が受ける影響を低減することができる。したがって、ボイドの発生等を防止することができ、信頼性の高い配線を形成することができる。

【図面の簡単な説明】

【図1】本発明の第1～第4実施形態に係る製造方法の一例を示した図。

【図2】本発明の第5及び第6実施形態に係る製造方法の一例を示した図。

【図3】アルミニウムに添加する元素の種類を変えた場合の共晶温度を示した図。

【図4】アルミニウムに添加する元素の濃度を変えた場合の融解温度を示した図。

【符号の説明】

- 11…半導体基板
- 12…層間絶縁膜
- 13…接続孔（凹部）
- 14…配線溝（凹部）
- 15…配線
- 16…層間絶縁膜
- 17…接続孔（凹部）
- 18…配線溝（凹部）
- 19…配線

【図3】

Al合金	共晶温度 (℃)	共晶比 (wt%)	固溶度 (wt%)	延性の上昇	添加元素 による効果
Al	660	0	100	なし	
Al-Ca	617	7.8	0.02	ほとんどなし	
Al-Li	669	9.9	4	あり	
Al-Si	637	12.5	1.65	あり	
Al-Ag	606	70	65.6	あり	EM向上
Al-Cu	647	33.2	5.65	あり	EM向上
Al-Ni	460	35	17.4	あり	EM向上、耐食性
Al-Ge	424	54	5.2	あり	
Al-Zn	382	34.9	68.5	あり	
Al-Pb	328	99.9	0.2	ほとんどなし	耐食性
Al-Bi	271	98.1	0.2	ほとんどなし	耐食性
Al-Sn	226	99.5	0.1	ほとんどなし	耐食性
Al-In	158	99	0.17	ほとんどなし	耐食性
Al-Ga	26	99	20	ほとんどなし	耐食性

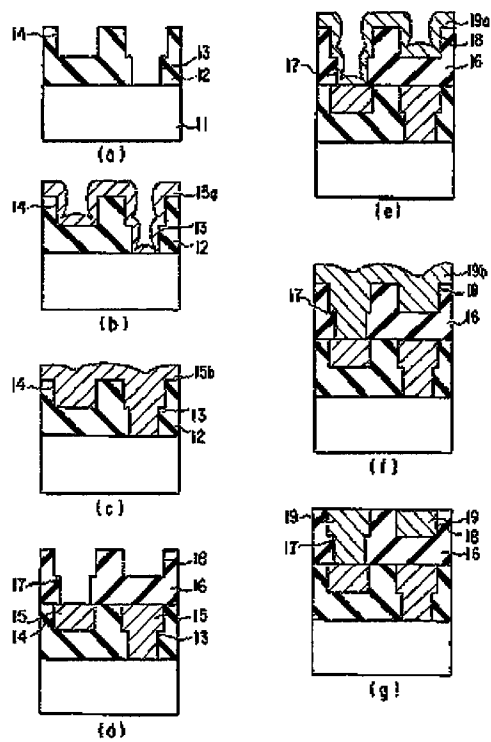
【図4】

Al合金	Gaの濃度 (wt%)	融解温度 (℃)
Al-Ga	0	660
Al-6a	5	650
Al-6a	10	638
Al-6a	15	623
Al-6a	20	613

(11)

特開平10-150037

【図1】



【図2】

